

# 使用 HT82A623R 實現 8 Bytes 資料的發送與接收

文件編碼：HA0272T

## 簡介

HT82A623R 為 ADC Type 微控制器目前已通過 USB-IF Compliance Test (USB2.0 Report for Full Speed Device)。具備 4Kx15 OTP ROM，多達 32 I/O、2 個 SPI 串列介面及 2 個 8-bit PWM 功能，並具有 2 個 16-bit Timer 及 1 個 8-bit Timer、提供 16 通道 12-bit 解析度 ADC 功能。可選擇高速 12MHz/6MHz 或低速 Real Time 32768Hz 的石英震盪器作為系統頻率，使用者可任意進行高低頻率切換，達到省電要求。在 USB 資源方面都提供 4 個端點(Endpoint)，可支援傳輸分別有控制型(Control Mode)、中斷型(Interrupt Mode)及巨量型(Bulk Mode)，端點 1~3 的 FIFO 大小可由使用者設定。

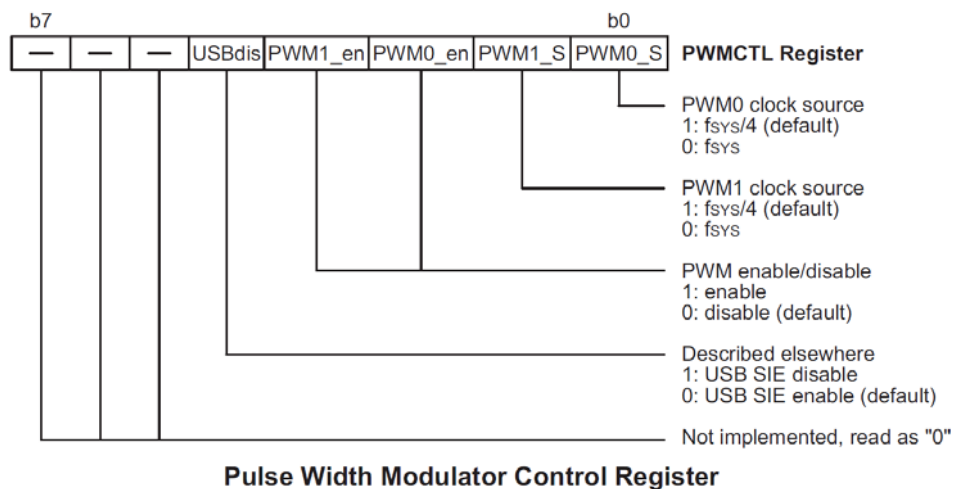
本文範例中，將介紹 HT82A623R 與 PC 端 USB 介面的資料傳輸，通過與 PC 端上位機測試程式的結合，利用中斷傳輸實現 8 Bytes 資料的輸入與輸出。

## Theory of Operation

HT82A623R 中有關 USB 功能的暫存器有: PWMCTL、USB\_STAT、UINT1、USC、USR、UCC、AWR、STALL、SIES、MISC、UFIEN、UFOEN、UFC0、FIFO0~ FIFO 3。

### PWMCTL

PWMCTL 暫存器中的 USBdis 位元如果為 1，則 USB 功能被關閉。



## USB\_STAT

USB\_STAT 暫存器主要用於 PS/2 應用。

Bit No.	Label	Function
0	ESD	This bit will set to "1" when there are ESD issue. This bit is set by SIE and clear by F/W.
1	PUB	Bit3=1, D+, and D- have a 500kΩ pull-high Bit3=0, no pull-high (default on MCU reset)
2	SE0	This bit is used to indicate the SIE has detect a SE0 noise in the USB bus. This bit is set by SIE and clear by F/W.
3	SE1	This bit is used to indicate the SIE has detect a SE1 noise in the USB bus. This bit is set by SIE and clear by F/W.
4	PS2/DAI	USB D-/DATA input.
5	PS2/CKI	USB D+/CLK input.
6	PS2/DAO	Output for driving USB D-/DATA pin, when work under 3D PS2 mouse function. Default value is "1".
7	PS2/CKO	Output for driving USB D+/CLK pin, when work under 3D PS2 mouse function. Default value is "1".

USB\_STAT Register

## UINT1

UINT1 暫存器主要用於設定 USB 主機對設備各個端點的訪問是否會引起中斷，1=Enable、0=Disable。

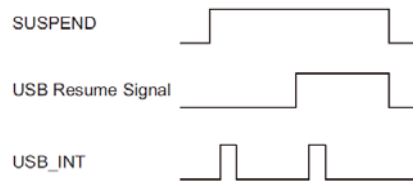
Bit No.	Label	Function
0	EP0EN	Control the USB endpoint0 interrupt (1=enabled; 0=disabled)
1	EP1EN	Control the USB endpoint1 interrupt (1=enabled; 0=disabled)
2	EP2EN	Control the USB endpoint2 interrupt (1=enabled; 0=disabled)
3	EP3EN	Control the USB endpoint3 interrupt (1=enabled; 0=disabled)
4~7	—	Unused bit, read as "0"

UINT1 Register

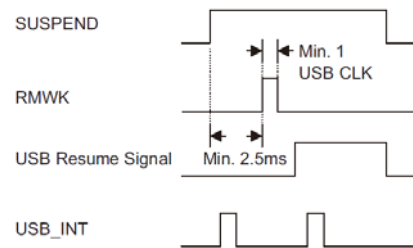
## USC

Bit No.	Label	Function
0	SUSP	Read only, USB suspend indication. When this bit is set to "1" (set by SIE), it indicates that the USB bus has entered the suspend mode. The USB interrupt is also triggered when this bit changes from low to high.
1	RMWK	USB remote wake-up command. It is set by MCU to leave the USB host leaving the suspend mode.
2	URST	USB reset indication. This bit is set/cleared by the USB SIE. This bit is used to detect a USB reset event on the USB bus. When this bit is set to "1", this indicates that a USB reset has occurred and that a USB interrupt will be initialized.
3	RESUME	USB resume indication. When the USB leaves the suspend mode, this bit is set to "1" (set by SIE). When the RESUME is set by SIE, an interrupt will be generated to wake-up the MCU. In order to detect the suspend state, the MCU should set USBCKEN and clear SUSP2 (in the UCC register) to enable the SIE detect function. RESUME will be cleared when the SUSP goes to "0". When the MCU is detecting the SUSP, the condition of RESUME (causes the MCU to wake-up) should be noted and taken into consideration.
4	V33O	0/1: Turn-off/on V33O output.
5	PLL	0: Turn-on PLL (default), 1: turn off PLL.
6	SELPS2	When set to '1', indicated the chip work under PS2 mode. Default value is "0".
7	URD	USB reset signal control function definition. 1: USB reset signal will reset MCU. 0: USB reset signal cannot reset MCU.

USC Register



如果在 USB 總線上超過 3ms 沒有信號，設備將進入 Suspend Mode，此時 USC 暫存器中的 SUSP 位元將被設定 1，並產生 USB 中斷，如上圖所示。為了減小 Suspend 電流需要清除 UCC 暫存器中的 USBCKEN 位元，為了進一步降低功耗可以通過置位 SUSP2 來實現。當設備接收到主機發送的 Resume 信號時，MCU 會產生中斷，此時我們需要打開 USB 的時鐘，即 USBCKEN=1，並清除 SUSP2。



HT82A623R 支援 Remote Wake-up 功能，如果設備配置為具有該功能時，設備通過控制 RMWK 發送一個 Wake-up 脈衝來喚醒 USB 主機，如上圖所示。

## USR

USR 暫存器用來指示由哪一個端點引起的中斷，假設由端點 n 產生的 USB 中斷，則 EPnF 將會被 SIE 自動設定為 1，該位元不能自動清除為 0，需要由程式來實現。

Bit No.	Label	Function
0	EP0F	When this bit is set to "1" (set by SIE), it indicates that endpoint 0 has been accessed and a USB interrupt will occur. When the interrupt has been serviced, this bit should be cleared by software.
1	EP1F	When this bit is set to "1" (set by SIE), it indicates that endpoint 1 has been accessed and a USB interrupt will occur. When the interrupt has been serviced, this bit should be cleared by software.
2	EP2F	When this bit is set to "1" (set by SIE), it indicates that endpoint 2 has been accessed and a USB interrupt will occur. When the interrupt has been serviced, this bit should be cleared by software.
3	EP3F	When this bit is set to "1" (set by SIE), it indicates that endpoint 3 has been accessed and a USB interrupt will occur. When the interrupt has been serviced, this bit should be cleared by software.
4~7	—	Unused bit, read as "0"

USR Register

### UCC 暫存器的定義

Bit No.	Label	Function
0	EPS0	Accessing endpoint FIFO selection. EPS2, EPS1, EPS0: 000: Select endpoint 0 FIFO (control) 001: Select endpoint 1 FIFO 010: Select endpoint 2 FIFO 011: Select endpoint 3 FIFO If the selected endpoints do not exist, the related functions will be absent.
1	EPS1	
2	EPS2	
3	USBCKEN	USB clock control bit. When this bit is set to "1", it indicates that the USB clock is enabled. Otherwise, the USB clock is turned-off.
4	SUSP2	This bit is used for reducing power consumption in suspend mode. In normal mode, clean this bit to "0". In halt mode, set this bit to "1" for reducing power consumption.
5	FSYS16MHz	This bit is used to define if the MCU system clock comes from an external OSC or comes from the PLL output 16MHz clock. 0: system clock sourced from OSC. 1: system clock sourced from the PLL output 16MHz.
6	SYSCCLK	This bit is used to specify the MCU system clock oscillator frequency. For a 6MHz crystal oscillator or resonator, set this bit to "1". For a 12MHz crystal oscillator or resonator, clear this bit to "0".
7	RCTRL	This bit is used to control whether there is 7.5kΩ resistor between D+ and Vbus. 0: no 7.5kΩ between D+ and Vbus (default) 1: has 7.5kΩ between D+ and Vbus

UCC Register

UCC 暫存器中的 EPS0~EPS2 用於 FIFO 的選擇，FSYS16MHz 用於選擇系統時鐘是使用外部 OSC 還是內部 PLL 16MHz，SYSCCLK 用於選擇系統時鐘採用 6MHz 還是 12MHz，RCTRL 用於選擇 VBUS 與 D+ 中間是否有 7.5K 的電阻存在。

### AWR 暫存器的定義

AWR 暫存器的最低位元用於設定設備是否支持 Remote Wake-up，高七位元用於保存設備的配置位元址。

Bit No.	Label	Function
0	WKEN	USB remote-wake-up enable/disable (1/0)
1~7	AD0~AD6	USB device address

AWR Register

### STALL 暫存器的定義

STALL 暫存器用於設定端點的 Enable 或 Disable。

Bit No.	Label	Function
0~3	STL0~STL3	Set by the users when related USB endpoints were stalled. Cleared by a USB reset. The STL0 is also cleared by a Setup Token event.
4~7	—	Unused bit, read as "0"

STALL Register

### SIES 暫存器的定義

SIES 暫存器主要用於 SIE 狀態偵測。

Bit No.	Label	Function
0	ASET	This bit is used to configure the SIE to automatically change the device address by the value stored in the AWR register. When this bit is set to "1" by firmware, the SIE will update the device address by the value stored in the AWR register after the PC host has successfully read the data from the device by an IN operation. Otherwise, when this bit is cleared to "0", the SIE will update the device address immediately after an address is written to the AWR register. So, in order to work properly, the firmware has to clear this bit after a next valid SETUP token is received.
1	ERR	This bit is used to indicate that some errors have occurred when the FIFO is accessed. This bit is set by SIE and should be cleared by firmware. This bit is used for all endpoint
2	OUT	This bit is used to indicate the OUT token (except the OUT zero length token) has been received. The firmware clears this bit after the OUT data has been read. Also, this bit will be cleared by SIE after the next valid SETUP token is received.
3	IN	This bit is used to indicate the current USB receiving signal from PC host is IN token.
4	NO ACK	This bit will set to "1" once SIE discover there are some error condition so the SIE is not response (NAK or ACK or DATA) for the USB token. This bit is set by SIE and clear by F/W.
5	—	Unused bit, read as "0"
6	CRCF	This bit will set to "1" when there are the following three condition is happened: CRC error, PID error, Bit stuffing error. This bit is set by SIE and clear by F/W.
7	NMI	NAK token interrupt mask flag. If this bit set, when the device sent a NAK token to the host, an interrupt will be disabled. Otherwise if this bit is cleared, when the device sends a NAK token to the host, it will enter the interrupt sub-routine. This bit is used for all endpoint.

SIES Register

### MISC 暫存器的定義

Bit No.	Label	Function
0	REQUEST	After setting the status of the desired one, FIFO can be requested by setting this bit high. After finishing, this bit must be set low.
1	TX	To represent the direction and transition end MCU access. When set to logic 1, the MCU desires to write data to the FIFO. After finishing, this bit must be set to logic 0 before terminating request to represent transition end. For an MCU read operation, this bit must be set to logic 0 and set to logic 1 after finishing.
2	CLEAR	MCU requests to clear the FIFO, even if the FIFO is not ready. After clearing the FIFO, the USB interface will send force_tx_err to tell the Host that data under-run if the Host wants to read data.
3~4	—	Unused bit, read as "0"
5	SETCMD	To show that the data in the FIFO is a setup command. This bit is set by Hardware and clear by Firmware.
6	READY	To show that the desired FIFO is ready.
7	LEN0	To show that the host sent a 0-sized packet to the MCU. This bit must be cleared by a read action to the corresponding FIFO.

MISC Register

如上表所示，MISC 暫存器中的 SETCMD 位元在設備收到 SETUP 包時自動設定為 1，該位元不能自動清除為 0，需要由程式清除為 0；當設備收到 0 包時，LEN0 會自動設定 1，可由程式清除為 0 或通過 FIFO 讀取動作清除為 0。

Actions	MISC Setting Flow and Status
Read FIFO0 sequence	00H→01H→delay 2 $\mu$ s, check 41H→read* from FIFO0 register and check not ready (01H)→03H→02H
Write FIFO0 sequence	02H→03H→delay 2 $\mu$ s, check 43H→write* to FIFO0 register and check not ready (03H)→01H→00H
Check whether FIFO0 can be read or not	00H→01H→delay 2 $\mu$ s, check 41H (ready) or 01H (not ready)→00H
Check whether FIFO0 can be written or not	02H→03H→delay 2 $\mu$ s, check 43H (ready) or 03H (not ready)→02H
Read 0-sized packet sequence form FIFO0	00H→01H→delay 2 $\mu$ s, check 81H→read once (01H)→03H→02H
Write 0-sized packet sequence to FIFO0	02H→03H→delay 2 $\mu$ s, check 03H→07H→06H→00H

Read or Write FIFO Table

FIFO 的讀取過程如上表所示。

### UFIEN

Bit No.	Label	Function
0	FIFO_def	Once this bit set to "1" by Firmware, The SIE should redefine the FIFO configuration. This bit is automatically cleared by SIE
1	SETI1*	Input FIFO for EP1 enable 1/disable 0; default disable
2	SETI2*	Input FIFO for EP2 enable 1/disable 0; default disable
3	SETI3*	Input FIFO for EP3 enable 1/disable 0; default disable
4~7	—	Unused bit, read as "0"

Note: "\*" It is only required to set the data pipe as an input pipe or output pipe. The purpose of this function is to avoid the host sending an abnormal IN or OUT token and disabling the endpoint.

**UFIEN Register, USB Endpoint 1~Endpoint 3 set IN Pipe Enable Register.**

UFIEN 暫存器用於設定對應端點 FIFO 作為輸出或者 Disable，當 FIFO 重新配置後需要通過置位元 FIFO\_def 來使之生效。

### UFOEN

Bit No.	Label	Function
0	DATATG*	DATA token toggle bit
1	SETO1**	Output FIFO for EP1 enable 1/disable 0; default disable
2	SETO2**	Output FIFO for EP2 enable 1/disable 0; default disable
3	SETO3**	Output FIFO for EP3 enable 1/disable 0; default disable
4~7	—	Unused bit, read as "0"

Note: "\*" USB definition: when the host sends a "set Configuration", the Data pipe should send the DATA0 (about the Data toggle) first. So, when the Device receives a "set configuration" setup command, the user needs to toggle this bit as the following data will send a Data0 first.

\*\* It is only required to set the data pipe as an input pipe or output pipe. The purpose of this function is to avoid the host sending a abnormal IN or OUT token and disabling the endpoint.

**UFOEN Register, USB Endpoint 1~Endpoint 3 set OUT pipe enable register**

UFOEN 暫存器用於設定對應端點 FIFO 作為輸出或者 Disable，當 FIFO 重新配置後需要通過置位元 FIFO\_def 來使之生效。

### UFC0

Bit No.	Label	Function
0 1	RAM_def0 RAM_def1	00: RAM0 input FIFO, RAM1 output FIFO 01: Both RAM0 and RAM1 are output FIFO 10: Both RAM0 and RAM1 are input FIFO 11: RAM0 output FIFO, RAM1 input FIFO
2 3	E1FS0 E1FS1	Define endpoint 1 FIFO size E1FS1, E1FS0: 00: 8-byte 01: 16-byte 10: 32-byte 11: 64-byte
4 5	E2FS0 E2FS1	Define endpoint 2 FIFO size E2FS1, E2FS0: 00: 8-byte 01: 16-byte 10: 32-byte 11: 64-byte
6 7	E3FS0 E3FS1	Define endpoint 3 FIFO size E3FS1, E3FS0: 00: 8-byte 01: 16-byte 10: 32-byte 11: 64-byte

**UFC0 USB FIFO Size Control Register 0**

UFC0 暫存器用於配置 FIFO，由於總 FIFO 的大小為 64+8 Bytes (RAM0:48 Bytes; RAM1:16 Bytes，8 Bytes for Endpoint0)，可以通過該暫存器配置每個端點 FIFO 的大小。

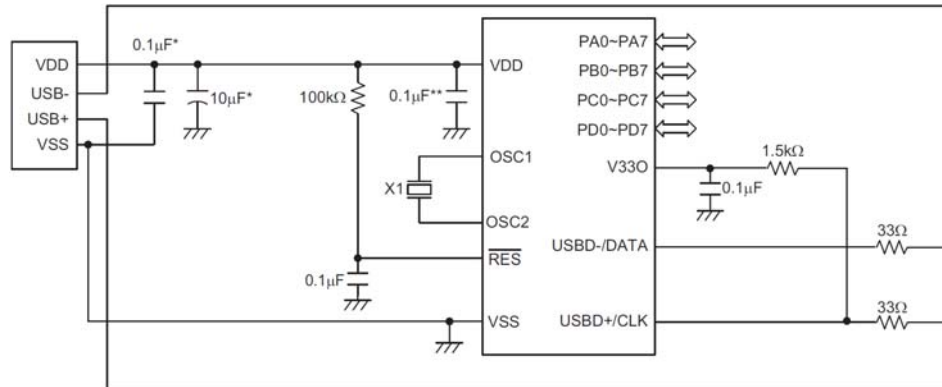
### FIFO*n*

Label	R/W	Function
FIFO0~FIFO3	R/W	EPI accessing register (i=0~3). When an endpoint is disabled, the corresponding accessing register should be disabled.

**FIFO0~FIFO3 USB Endpoint Accessing Registers Definitions**

FIFO 用於定義儲存空間的首地址，FIFO0(28H)、FIFO1(29H)、FIFO2(2AH)、FIFO3(2BH)。

## 應用線路圖



說明：

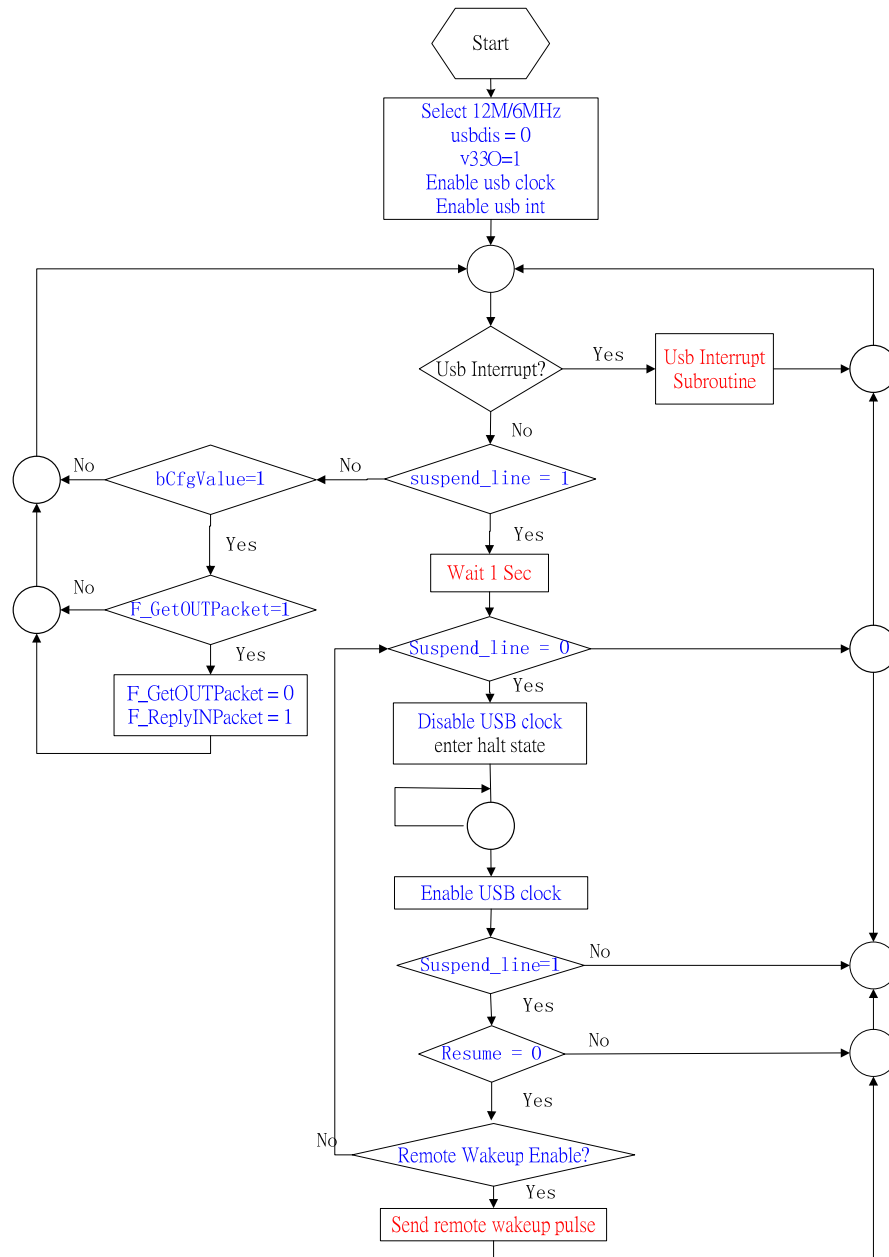
- 晶振 X1 可以通過暫存器設定選擇為 6MHz 或 12MHz，晶振需儘量靠近 IC 的 OSC1/OSC2 引腳。
- 因為全速設備，因此需要在 D+ 和 V330 間接一個  $1.5k\Omega \pm 5\%$  的提昇電阻。
- USB 2.0 標準規定全速設備，必須在收發器外部的 D+、D- 引腳上串接電阻，這是為了正確匹配特定傳輸線的阻抗。為了匹配這個負載，全速收發器的輸出阻抗必須在  $28\Omega$  到  $44\Omega$  之間，推薦 D+、D- 引腳上串接的電阻為  $33\Omega$ 。
- 帶 "\*" 符號的電容在 PCB Layout 時需儘量靠近 USB 連接器。
- 帶 "\*\*\*" 符號的電容在 PCB Layout 時需儘量靠近 MCU。

## S/W 功能方塊流程圖

### 流程圖說明

1. 紅色 → Procedure / Subroutine
2. 藍色 → Register
3. 黑色 → Decision / Variable

主流程圖

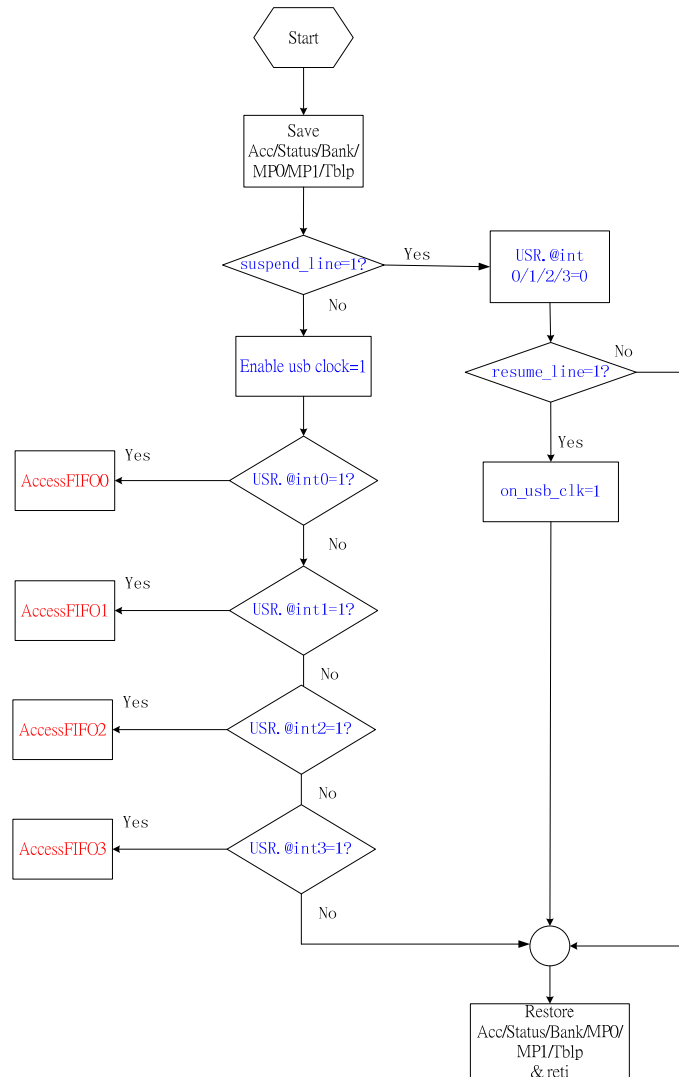


首先初始化 USB 相關暫存器配置，該範例採用 (12MHz 系統時鐘)，詳細的初始化過程請參考範例程式。在程式的主循環中主要進行 Suspend 的檢測，及其他副程式處理。

當有 USB 中斷產生時將呼叫相應的 USB 中斷服務副程式。

當設備接收到有效的 Suspend 信號後，設備將進入 HALT 狀態，在進入 HALT 之前需關閉 USB 時鐘信號 (on\_usb\_clk)；當有中斷或 IO 埠狀態的變化喚醒設備時，需馬上打開 USB 時鐘信號，如果此時的喚醒信號無效或 USB 主機又發送 Suspend 信號，則設備進入 HALT 狀態。如果 USB 設備被喚醒並且主機未發送 Suspend 信號，會進一步判斷該設備是否支援遠程喚醒功能，如果支援該功能，設備將需要發送一個 Remote Wake-up Pulse 給主機，用於遠程喚醒主機。

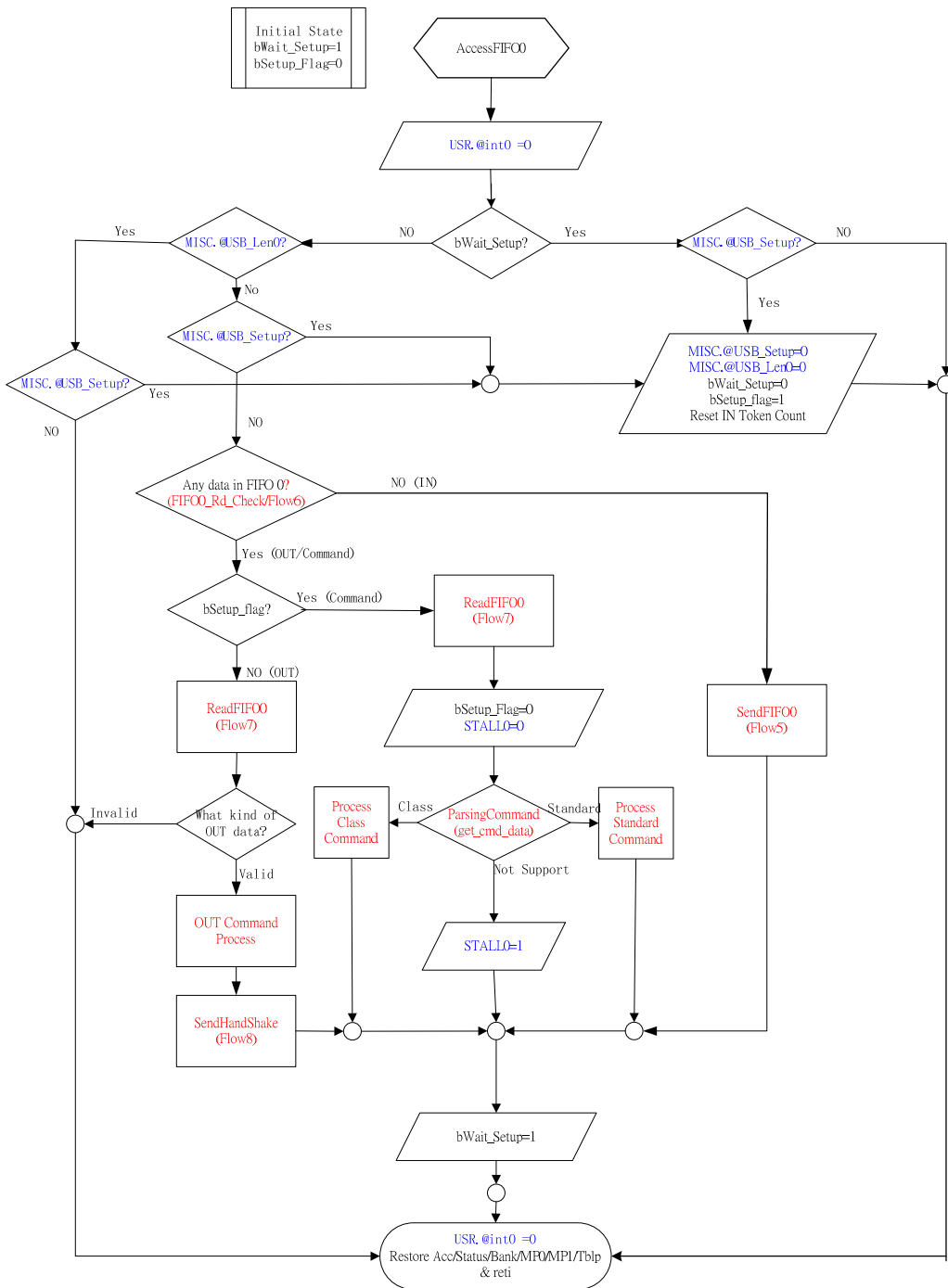
USB 中斷副程式流程圖



USB 中斷副程式流程圖

USB 中斷服務副程式主要用於判斷是由哪個端點產生的中斷，當主機訪問相應的端點時，相應的端點訪問中斷旗標位元(USR.@intn)會設定 1，該位元不能自動清除為 0，在訪問相應端點後需要軟體清除為 0。

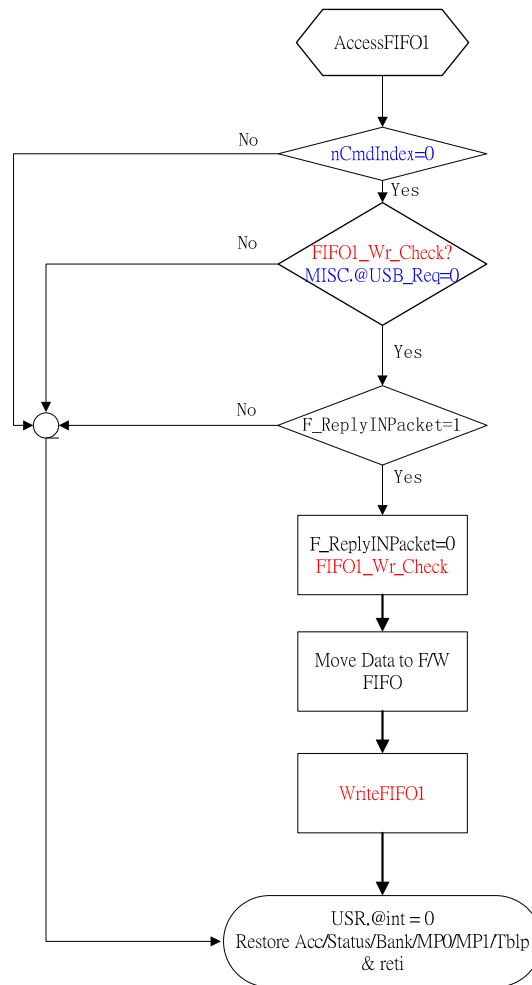
Access FIFO0 副程式流程圖



端點 0 引起的中斷副程式 Access FIFO0，主要用於 USB 控制傳輸，用於完成設備的枚舉過程，當設備枚舉成功後，也可通過主機發送 SetReport 命令來發送資料給設備，或者通過 GetReport 來獲取資料。

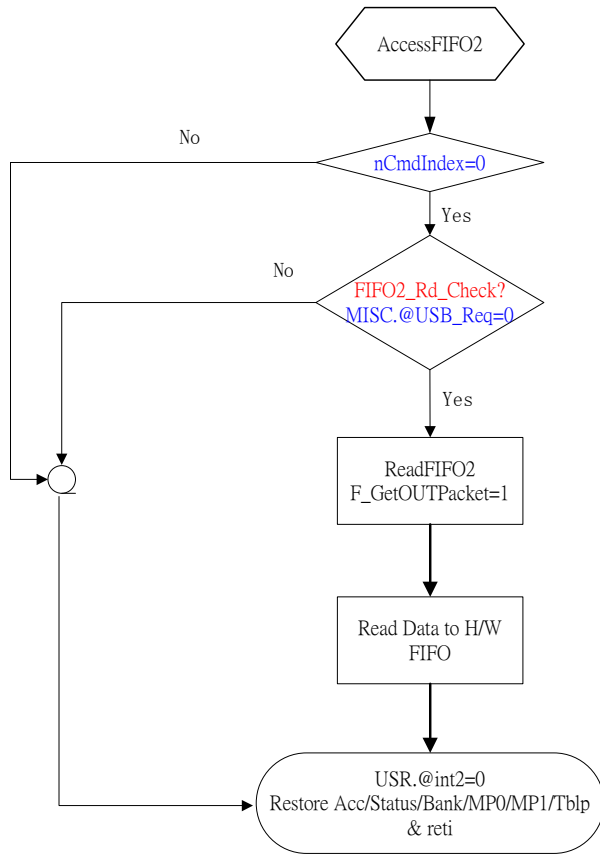
主要流程為首先判斷有沒有 Setup Token，如果有，將相應旗標設定為 1，退出中斷；如果沒有，判斷是不是 Len0 包，如果是則退出中斷；如果不是 Setup Token 也不是 Len0 包，則先判斷 FIFO0 是否可讀(IN 或 OUT)，如果可讀(OUT)，則讀取 FIFO 的資料，再根據資料返回 HOST 所需的資料，如果 FIFO 可寫(IN)，則發送資料。

Access FIFO1 副程式流程圖



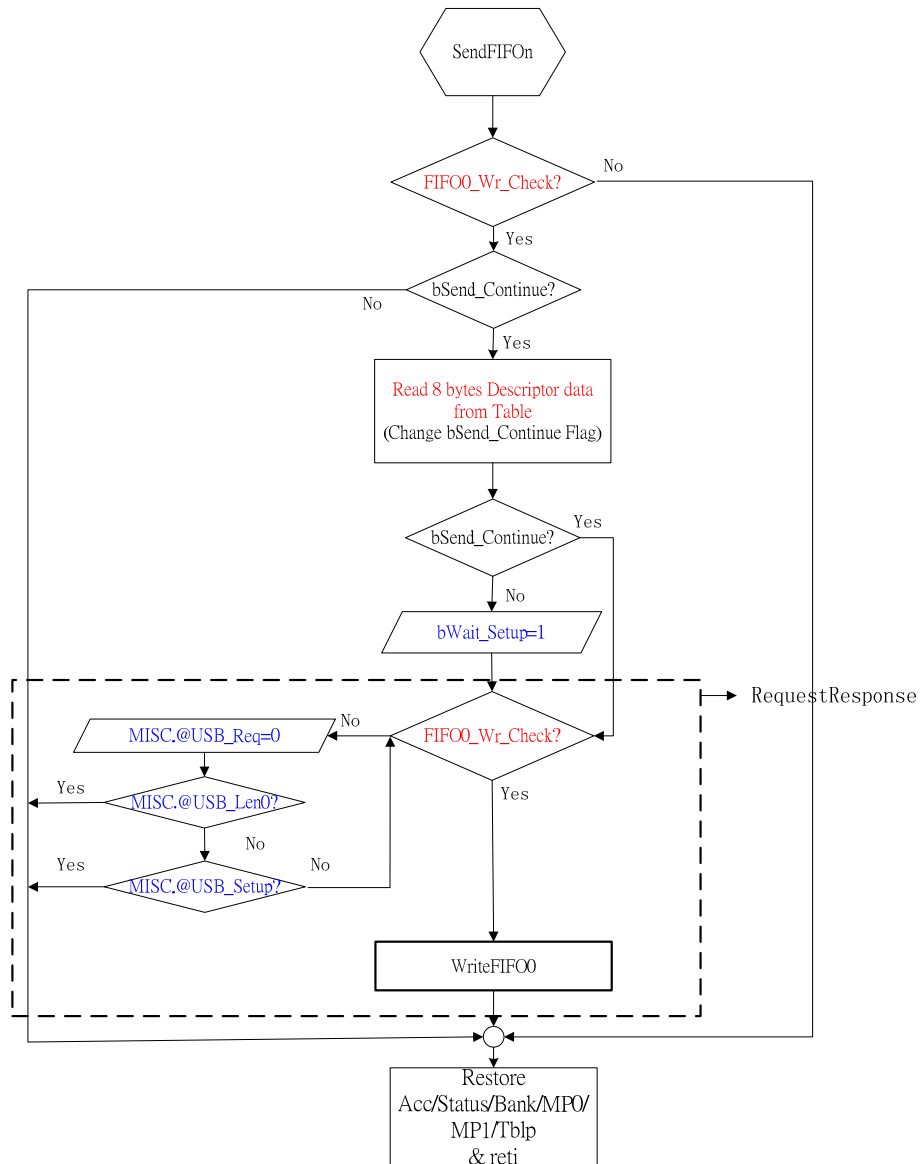
Access FIFO1 副程式用於發送資料到主機，主機每 10ms 訪問一次 FIFO1，若主機在訪問 FIFO1 前未發送資料給設備，則 F\_ReplyINPacket 為 0，主機無法讀取資料；若主機在訪問 FIFO1 前通過 FOFO2 發送 8 Bytes 資料給設備，則設備接收到資料後會把資料保存在 RAM 中，並置位 F\_ReplyINPacket，此時當設備接收到 Interrupt IN 後會進行 FIFO1\_Wr\_Check 寫檢測，若可寫則會把保存在 RAM 中的 8 Bytes 資料寫到 FIFO1 中，主機會自動讀取 FIFO1 中的資料。

Access FIFO2 副程式流程圖



Access FIFO2 副程式用於接收主機發送的資料，主機通過 FIFO2 發送 8 Bytes 資料給設備，通過 FIFO2\_Rd\_Check 來檢查 FIFO2 是否可讀取，若可讀則設備在讀取到資料後會把資料保存在 RAM 中，並置位 F\_ReplyINPacket。

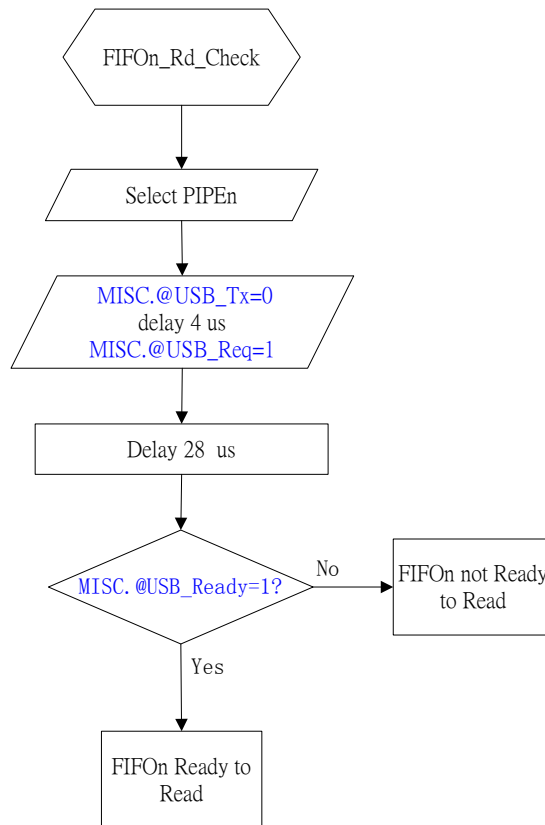
FIFO 資料發送副程式流程圖



由於 FIFO0 的長度只有 8 Bytes，但實際在枚舉或通訊的過程中資料常常會大於 8 Bytes，因此需要通過多次的 Interrupt IN 來獲取指定長度的資料。

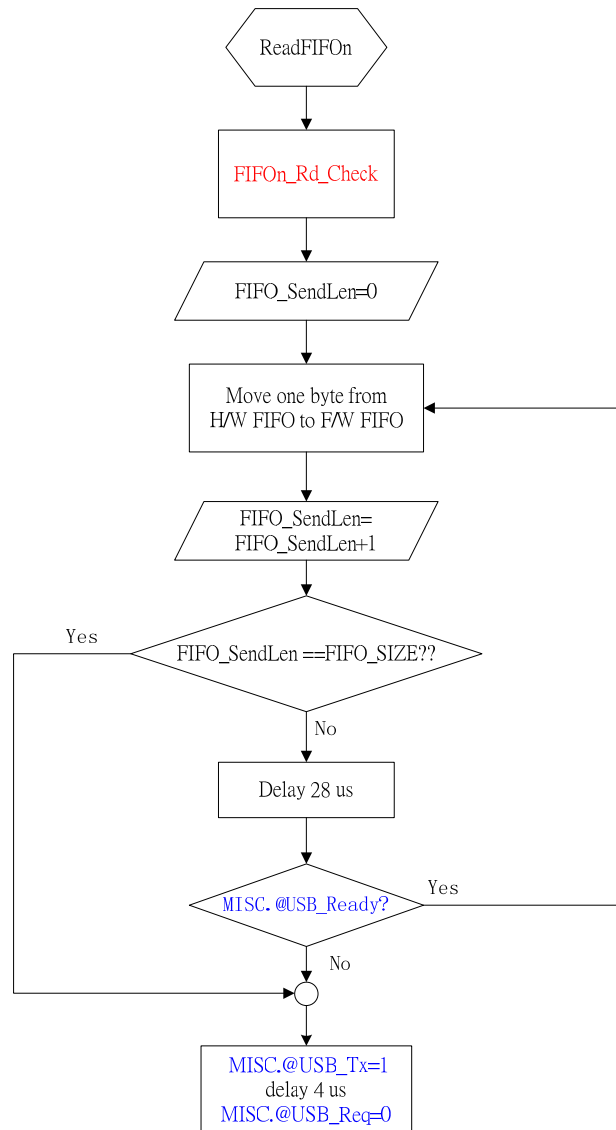
需要注意的是 FIFO 在進行讀/寫前每次都要進行 FIFO\_Rd\_Check 或 FIFO\_Wr\_Check，讀寫檢測通過後才能進行讀寫動作。

FIFO 讀檢測副程式流程圖



進入這個副程式的時候，先通過 UCC 暫存器選定要操作的 ENDPOINT，然後在將 MISC 暫存器的 Tx 位元清除為 0，延時 4us，再將 MISC 暫存器的 REQUEST 位元設定 1，延時 28us 再檢查 READY 位元有沒有被設定為 1，有的話則可以寫入，反之則不能寫。

讀 FIFO 副程式流程圖

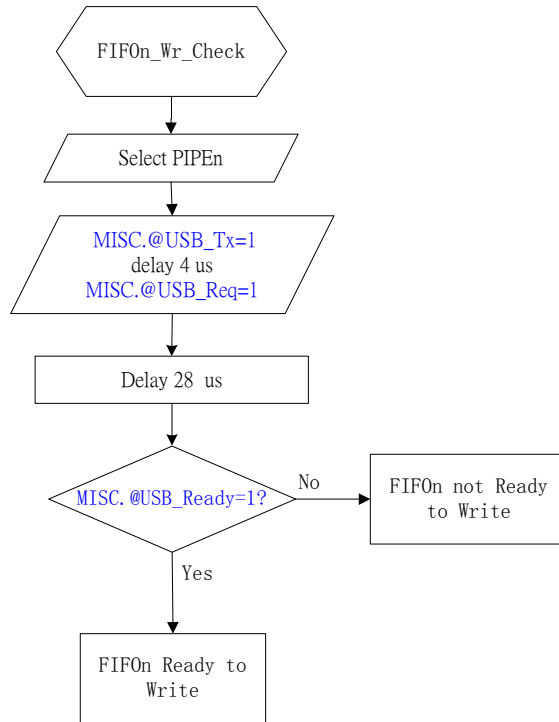


首先進行讀取準備檢查，將 FIFO\_SendLen 寫入為 0。

將 USB ENDPOINT FIFO 的資料讀出，存到指定的資料暫存器中，將 FIFO\_SendLen 加 1，然後再判斷 FIFO\_SendLen 是否等於 8，是的話，退出寫入動作，將 Tx 位元設定 1，REQUEST 清除為 0，不是的話，延時 28us，判斷 READY 位元是否設定 1，是的話再進行下一個寫入到 FIFO 的動作。

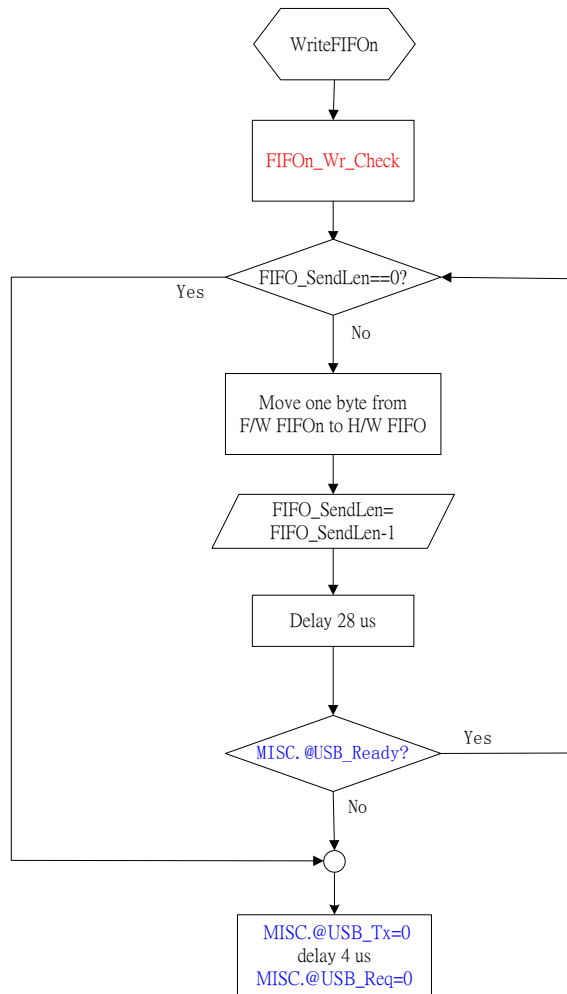
直到 FIFO\_SendLen 等於 8，或者 READY 位元設定不了 1 時，將 Tx 位元設定 1，延時 4us 之後，REQUEST 清除為 0。

FIFO 寫檢測副程式流程圖



通過 UCC 的相關暫存器來選定要操作的 ENDPOINT，因為要進行的寫入檢查，所以要將 Tx 位元設定 1，延時 4us，然後再將 REQUEST 設定 1，再延時 28us，然後檢查 READY 有沒有被設定 1，有的話則可以進行寫入動作，反之則不能。

寫 FIFO 副程式流程圖



首先進行寫入檢查，然後判斷 FIFO\_Sendlen 是否為 0，為 0 的話推出寫入操作，不為 0 則繼續。開始新的一個資料的寫入，然後將 FIFO\_Sendlen 減 1，延時 28us，判斷 READY 是否被設定 1，設定 1 的話則繼續寫入操作，沒有則退出，繼續判斷 FIFO\_Sendlen 是否為 0，如果不為 0 則繼續寫入 FIFO 資料，為 0 則退出。

退出寫循環之後，將 Tx 位元清除為 0，延時 4us 之後，將 REQUEST 清除為 0，寫入操作結束。

## 程式說明

### 程式功能說明

透過 Host 端的 GetHID.EXE 測試軟體發送 8 Bytes 的 Interrupt OUT 資料給 MCU，MCU 收到後會在下一次 Interrupt IN 來的時候，將剛收到的 8 Bytes 的 Interrupt OUT 資料回傳給 Host。

端點規劃如下所示：

Endpoint0: control pipe (FIFO Size : 8 Bytes)

Endpoint1: interrupt in (FIFO Size : 8 Bytes)

Endpoint2: interrupt out (FIFO Size : 8 Bytes)

FIFO 讀寫過程可參考上文介紹的 MISC 暫存器，結合讀寫檢測與讀寫流程圖來實現 FIFO 的讀寫動作。

## 測試軟體操作說明

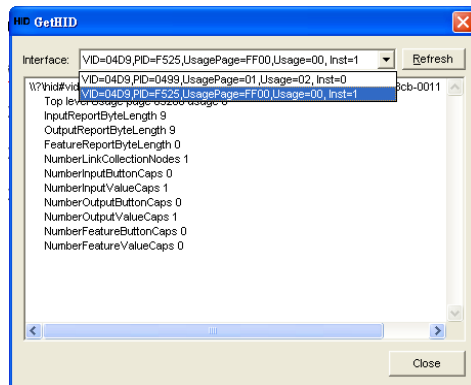


圖 1

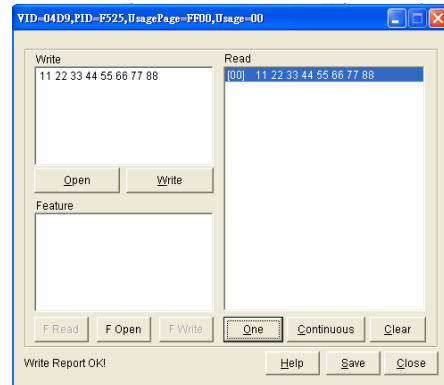


圖 2

測試程式運行介面如圖 1 所示，通過下拉菜單選擇相對於的 VID 與 PID 碼，就會跳出如圖 2 所示，在 Write 框中填寫所要發送的 8 Bytes 資料按 Write 按鈕就可以實現發送的動作，然後通過 One (按一次讀一次) 或 Continuous (按一次後會自動讀取) 讀取資料。

## 程式範例

請參考附件。

## 文件說明

- MAIN.ASM  
該 ASM 檔中的內容為主程式，包括暫存器和 IO 埠的初始化操作等。
- USB\_INT.ASM  
該 ASM 檔中的內容為 USB 的中斷服務程式，當發生 USB 中斷時，程式會跳到此處。
- USB\_LIB.ASM  
該 ASM 檔中的內容為對 FIFO 進行讀、寫的副程式。
- STD.ASM  
該 ASM 檔中的內容為 USB 定義的 11 種標準 USB 請求的副程式。
- CLS.ASM  
該 ASM 檔中的內容為 HID 設備類請求副程式。
- DES.ASM  
該 ASM 檔中的內容為所有描述符的定義。
- Variable.ASM  
該 ASM 檔中的內容定義了 USB 功能所用到的所有變數。

## Conclusions

本文通過介紹如何使用 HT82A623R 的 USB 功能來實現與 PC 端 USB 主機的 8 Bytes 的資料接收與發送。

## 附件

源代碼：HT82A623R\_DEMO\_CODE.zip

測試工具：Gethid.zip

USB-IF 測試結果：HT82A623R\_USB-IF Test Suite Result.zip